



DEUTSCHES
PATENTAMT

12 Übersetzung der
europäischen Patentschrift

67 EP 0 392 895 B1

10 DE 690 24 086 T 2

51 Int. Cl.⁶:
G 11 C 16/06

- | | | |
|----|---|--------------|
| 21 | Deutsches Aktenzeichen: | 690 24 086.4 |
| 66 | Europäisches Aktenzeichen: | 90 400 885.1 |
| 66 | Europäischer Anmeldetag: | 30. 3. 90 |
| 67 | Erstveröffentlichung durch das EPA: | 17. 10. 90 |
| 67 | Veröffentlichungstag
der Patenterteilung beim EPA: | 13. 12. 95 |
| 47 | Veröffentlichungstag im Patentblatt: | 20. 6. 96 |

30 Unionspriorität: 29 30 31
13.04.89 US 337586

73 Patentinhaber:
SunDisk Corp., Santa Clara, Calif., US

74 Vertreter:
Hoffmann, E., Dipl.-Ing., Pat.-Anw., 82166 Gräfelfing

84 Benannte Vertragsstaaten:
DE, FR, GB

72 Erfinder:
Harari, Eliyahu, Los Gatos, California 95054, US;
Norman, Robert D., San Jose, California 95120, US;
Mehrotra, Sanjay, Milpitas, California 95035, US

54 EEprom-System mit Blocklöschung

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 690 24 086 T 2

DE 690 24 086 T 2

EP O 392 895

5

Hintergrund der Erfindung

Diese Erfindung bezieht sich allgemein auf elektrisch löschbare, programmierbare Halbleiterfest-
speicher (EEPROM) und betrifft insbesondere ein System integrierter Flash-EEPROM-Schaltkreis-
10 chips.

Es ist typisch, in Rechnersystemen Magnetplattenlaufwerke für die Massenspeicherung von
Daten zu benutzen. Plattenlaufwerke haben allerdings den Nachteil, daß sie voluminös sind und
sehr präzise, bewegliche, mechanische Teile erfordern. In-folgedessen sind sie nicht robust und
15 neigen zu Zuverlässigkeitsproblemen, abgesehen davon, daß sie beträchtliche Mengen Strom
verbrauchen. Festkörperspeichervorrichtungen, wie DRAMs und SRAMs leiden nicht unter
diesen Nachteilen. Allerdings sind sie viel teurer und erfordern ständig Leistung, um ihren Spei-
cher beizubehalten (flüchtig). Folglich werden sie typischerweise zur vorübergehenden Speiche-
rung benutzt.

20

Auch EEPROMs und Flash-EEPROMs sind Festkörperspeichervorrichtungen. Darüber hinaus sind
sie nichtflüchtig und behalten ihren Inhalt selbst nach dem Abschalten von Strom. Allerdings
haben herkömmliche Flash-EEPROMs eine begrenzte Lebensdauer hinsichtlich der Anzahl
Schreib (oder Programmier)/ Löszyklen, die sie aushalten können. Typischerweise werden die
25 Vorrichtungen unzuverlässig nach 10^2 bis 10^3 Schreib/ Löszyklen. Es ist Tradition, sie typi-
scherweise in Anwendungsfällen zu benutzen, wo eine semipermanente Speicherung von Daten
oder Programmen erforderlich ist, aber eine begrenzte Notwendigkeit zur Neuprogrammierung
besteht.

30

Dementsprechend ist es eine Aufgabe der vorliegenden Erfindung, ein Flash-EEPROM-Speicher-
system mit verbesserter Leistung zu schaffen, welches auch zuverlässig bleibt, nachdem es eine
große Anzahl Schreib/Löszyklen über sich ergehen lassen hat.

35

Eine weitere Aufgabe der vorliegenden Erfindung ist die Schaffung eines verbesserten Flash-
EEPROM-Systems, welches als nichtflüchtiger Speicher in einer Rechneranlage dienen kann.

40

Eine weitere Aufgabe der vorliegenden Erfindung liegt in der Schaffung eines verbesserten
Flash-EEPROM-Systems, welches Magnetplattenspeichervorrichtungen in Rechneranlagen erset-
zen kann.

40

Noch eine Aufgabe der vorliegenden Erfindung besteht in der Schaffung eines Flash-EEPROM-
Systems mit verbesserter Löschoption.

Zusammenfassung der Erfindung

Diese und weitere Ziele werden durch Verbesserungen in der Architektur eines Systems aus EEPROM-Chips und den Schaltungen und Techniken darin verwirklicht.

5

Gemäß der vorliegenden Erfindung weist ein Flash-EEPROM-System einen integrierten Schaltkreis auf, der ein Feld aus Flash-EEPROM-Zellen hat, das in eine Vielzahl von Sektoren unterteilt ist, wobei jeder Sektor zum Löschen so adressierbar ist, daß alle Zellen darin gleichzeitig löschar sind; gekennzeichnet durch Einrichtungen zum Auswählen einer Vielzahl von Sektoren innerhalb des Chip für die Löschoperation; und Einrichtungen zum gleichzeitigen Durchführen der Löschoperation an der Vielzahl gewählter Sektoren.

10

Gemäß einem bevorzugten Ausführungsbeispiel der vorliegenden Erfindung weist das Flash-EEPROM-System eine Vielzahl integrierter Schaltkreischips jeweils des oben spezifizierten Typs auf.

15

Gemäß der vorliegenden Erfindung ist eine Matrix aus Flash-EEPROM-Zellen auf einem Chip in Sektoren organisiert, so daß alle Zellen innerhalb jedes Sektors auf einmal löschar sind. Ein Flash-EEPROM-Speichersystem weist einen oder mehrere Flash-EEPROM-Chips unter der Kontrolle eines Controllers auf. Die Erfindung erlaubt es, eine beliebige Kombination aus Sektoren unter den Chips auszuwählen und dann gleichzeitig zu löschen. Das ist schneller und wirkungsvoller als bekannte Projekte, wo jedesmal alle Sektoren gelöscht werden müssen oder nur ein Sektor auf einmal gelöscht werden kann. Die Erfindung erlaubt ferner eine beliebige Kombination von zum Löschen ausgewählten Sektoren wieder von der Wahl auszuschließen und daran zu hindern, während des Löschvorgangs weiter gelöscht zu werden. Dieses Merkmal ist wichtig, um diejenigen Sektoren vor dem Überlöschen anzuhalten, die als erstes korrekt in den "gelöschten" Zustand gelöscht werden sollen, wodurch eine unnötige Beanspruchung der Flash-EEPROM-Vorrichtung vermieden wird. Die Erfindung erlaubt auch ein globales Entwählen aller Sektoren im System, so daß keine Sektoren zum Löschen ausgewählt sind. Diese globale Rückstellung kann das System schnell in seinen Ausgangszustand zurückversetzen, in dem es zur Wahl der nächsten Sektorkombination für das Löschen bereit ist. Ein weiteres Merkmal der Erfindung besteht darin, daß die Auswahl unabhängig ist vom Chipwählsignal, welches ein bestimmtes Chip für einen Lese- oder Schreibvorgang aktiviert. Deshalb kann eine Löschoperation an einigen der Flash-EEPROM-Chips durchgeführt werden, während an anderen Chips, die am Löschvorgang nicht beteiligt sind, Lese- und Schreiboperationen ausgeführt werden können.

20

25

30

35

Weitere Ziele, Merkmale und Vorteile der vorliegenden Erfindung werden anhand der folgenden Beschreibung ihrer bevorzugten Ausführungsbeispiele klar, wobei die Beschreibung im Zusammenhang mit den beigefügten Zeichnungen zu sehen ist.

40

Kurzbeschreibung der Zeichnungen

- Fig. 1A ist ein allgemeines Mikroprozessorsystem einschließlich eines Flash-EEPROM-Speichersystems der vorliegenden Erfindung;
- Fig. 1B ist ein schematisches Blockschaltbild, welches ein System darstellt, das eine Anzahl Flash-EEPROM-Speicherchips und einen Controllerchip umfaßt;
- Fig. 2 ist eine schematische Darstellung eines Systems aus Flash-EEPROM-Chips, unter denen Speichersektoren für das Löschen ausgewählt sind;
- Fig. 3A ist ein Blockschaltbild für ein Flash-EEPROM-Chip zur Verwirklichung selektiver mehrfacher Sektorenlöschung gemäß dem bevorzugten Ausführungsbeispiel;
- Fig. 3B zeigt Einzelheiten eines typischen Registers, welches zur Wahl eines Sektors für das Löschen gemäß Fig. 2A benutzt wird;
- Fig. 4 ist ein Ablaufdiagramm, welches die Löschorfolge wahlweiser Löschung mehrfacher Sektoren darstellt.

Beschreibung der bevorzugten Ausführungsbeispiele

EEPROM-System

Ein Rechnersystem, welches die verschiedenen Aspekte der vorliegenden Erfindung beinhaltet, ist insgesamt in Fig. 1A dargestellt. Eine typische Rechnersystemarchitektur umfaßt einen Mikroprozessor 21, der mit einem Systembus 23 verbunden ist zusammen mit einem Hauptspeicherspeicher 25 für willkürlichen Zugriff und mindestens eine oder mehrere Eingabe-Ausgabe-Vorrichtungen 27, wie eine Tastatur, einen Monitor, ein Modem und dergleichen. Eine weitere hauptsächliche Rechnersystemkomponente, die mit einem typischen Rechnersystembus 23 verbunden ist, ist ein nichtflüchtiger Langzeitspeicher 29 großer Kapazität. Typischerweise ist ein solcher Speicher ein Plattenlaufwerk mit einem Fassungsvermögen von -zig Megabyte Datenspeicherung. Diese Daten werden in den flüchtigen Speicher 25 des Systems zur Benutzung bei der gegenwärtigen Verarbeitung zurückgewonnen und können leicht ergänzt, geändert oder abgewandelt werden.

Ein Aspekt der vorliegenden Erfindung ist der Ersatz einer spezifischen Art von Halbleiterspeichersystem für das Plattenlaufwerk, ohne deshalb aber Nichtflüchtigkeit, Leichtigkeit des Löschens und erneuten Einschreibens von Daten in den Speicher, Zugriffsgeschwindigkeit, niedrige Kosten und Zuverlässigkeit opfern zu müssen. Das wird erreicht durch die Verwendung einer Matrix aus integrierten, elektrisch löschbaren, programmierbaren Festspeicherschaltkreischips (EEPROM). Diese Art von Speicher hat zusätzliche Vorteile, da sie weniger Leistung für

den Betrieb benötigt und ein geringeres Gewicht hat als ein Festplattenlaufwerk-Magnettragerspeicher und deshalb besonders geeignet ist für batteriebetriebene, tragbare Rechner.

Der Großraumspeicher 29 ist aus einem mit dem Rechnersystembus 23 verbundenen Speichersteuerbaustein 31 und einem Feld 33 aus integrierten EEPROM-Schaltkreischips aufgebaut. Daten und Anweisungen werden vom Controller 31 zum EEPROM-Feld 33 hauptsächlich über eine Leitung 35 für serielle Daten übermittelt. Ähnlich werden Daten und Zustandssignale vom EEPROM 33 an den Controller 31 über Leitungen 37 für serielle Daten übermittelt. Weitere Steuer- und Statusschaltungen zwischen dem Controller 31 und dem EEPROM-Feld 33 sind in Fig. 1A nicht gezeigt.

Unter Hinweis auf Fig. 1B ist der Controller 31 vorzugsweise in erster Linie auf einem einzigen integrierten Schaltkreischip gebildet. Er ist mit dem Systemadressen- und Datenbus 39, einem Teil des Systembus 33 und außerdem mit Systemsteuerleitungen 41 verbunden, die Unterbrechungs-, Lese-, Schreib- sowie weitere übliche Rechnersystem-Steuerleitungen einschließen.

Das EEPROM-Feld 33 schließt eine Anzahl integrierter EEPROM-Schaltkreischips 43, 45, 47 usw. ein. Zu jedem gehört eine entsprechende Chipauswahl- und -aktivierungsleitung 49, 51 und 53 von Schnittstellenschaltungen 40. Die Schnittstellenschaltungen 40 wirken auch als Schnittstelle zwischen den Serielldatenleitungen 35, 37 und einer Schaltung 57. Speicherortadressen und Daten, die in die EEPROM-Chips 43, 45, 47 usw. eingeschrieben oder aus ihnen gelesen werden, werden von einem Bus 55 über logische und Registerschaltungen 57 und folglich mittels eines weiteren Bus 59 an jeden der Speicherchips 43, 45, 47 usw. übermittelt.

Der Großraumspeicher 29 der Fig. 1A und 1B kann für mäßige Speichergrößen auf einer einzigen Karte einer gedruckten Schaltung verwirklicht sein. Die verschiedenen Leitungen der Systembusse 39 und 41 der Fig. 1B sind in Anschlußstiften einer solchen Karte zum Anschluß an das restliche Rechnersystem über einen Verbinder abgeschlossen. Mit der Karte und ihren Komponenten sind außerdem verschiedene (nicht gezeigte) Standardspannungen zur Spannungsversorgung verbunden.

Für große Speicherungsmengen ist das, was zweckmäßigerweise von einem einzigen Feld 33 geboten wird, unter Umständen nicht genug. In einem solchen Fall können zusätzliche EEPROM-Felder an die Serielldatenleitungen 35 und 37 des Controllers 31 angeschlossen werden, wie in Fig. 1B gezeigt. Dies alles geschieht vorzugsweise auf einer einzigen gedruckten Leiterkarte; aber wenn der Raum nicht ausreicht, um das zu tun, können auch ein oder mehrere EEPROM-Felder auf einer zweiten gedruckten Leiterkarte verwirklicht sein, die körperlich an der ersten angebracht und mit einem gemeinsamen Controllerchip 31 verbunden ist.

Löschen von Speicherstrukturen

In Systemauslegungen, die Daten in Dateien oder Blöcken speichern, müssen die Daten periodisch mit revidierten oder neuen Informationen aktualisiert werden. Es kann auch

wünschenswert sein, einige nicht mehr benötigte Informationen zu überschreiben, um zusätzliche Informationen unterzubringen. In einem Flash-EEPROM-Speicher müssen zuerst die Speicherzellen gelöscht werden, ehe Information in sie hineingegeben wird. Das bedeutet, daß einem Schreib- (oder Programmier-) Vorgang immer ein Löschvorgang vorausgeht.

5

In herkömmlichen Flash-Lösch-Speichervorrichtungen wird die Löschoperation auf verschiedene Weise durchgeführt. Zum Beispiel wird bei manchen Vorrichtungen, wie dem Modell 27F-256 CMOS Flash-EEPROM der Intel Corporation das gesamte Chip auf einmal gelöscht. Wenn nicht alle Informationen in dem Chip gelöscht werden sollen, müssen die Informationen zunächst zeitweilig gerettet werden und werden dazu üblicherweise in einen anderen Speicher eingegeben (typischerweise RAM). Dann werden die Informationen erneut in den nichtflüchtigen Flash-Lösch-Speicher gespeichert, indem sie in die Vorrichtung zurück programmiert werden. Das ist sehr langsam und erfordert zusätzlichen Speicherraum zum Aufbewahren.

10

Bei anderen Vorrichtungen, wie dem Modell 48512 Flash-EEPROM-Chip der Seeq Technology Incorporated ist der Speicher in Blöcke (oder Sektoren) unterteilt, die jeweils gesondert löscher sind, aber immer nur einer auf einmal. Durch Auswählen des gewünschten Sektors und Durchlaufen der Löschorfolge wird der bezeichnete Bereich gelöscht. Während der Bedarf für zeitweilige Speicherung reduziert ist, erfordert das Löschen in verschiedenen Bereichen des Speichers immer noch einen zeitraubenden sequentiellen Ansatz. Siehe zum Beispiel "1-Mbit flash memories seek their role in system design" von Ron Wilson in Computer Design, 1. März 1989, SS. 30-32, wo beschrieben ist, daß der 1-Mbit Speicher von SEEQ weiter in 128 individuell löscherbare Sektoren unterteilt ist, wobei jeder Sektor 1 kByte ist.

20

In der vorliegenden Erfindung ist der Flash-EEPROM-Speicher in Sektoren aufgeteilt, wobei alle Zellen innerhalb eines Sektors zusammen löscher sind. Jeder Sektor kann gesondert adressiert und zum Löschen ausgewählt werden. Ein wichtiges Merkmal liegt in der Fähigkeit, eine beliebige Kombination aus Sektoren zum gemeinsamen Löschen zu wählen. Das erlaubt ein viel rascheres Systemlöschen als wenn man jeden einzeln machte, wie im Stand der Technik.

30

Fig. 2 veranschaulicht schematisch für das Löschen ausgewählte mehrfache Sektoren. Ein Flash-EEPROM-System umfaßt einen oder mehrere Flash-EEPROM-Chips, wie 201, 203, 205. Sie stehen über Leitungen 209 mit einem Controller 31 in Verbindung. Typischerweise steht der Controller 31 selbst mit einem (nicht gezeigten) Mikroprozessorsystem in Verbindung. Der Speicher in jedem Flash-EEPROM-Chip ist in Sektoren unterteilt, wo alle Speicherzellen innerhalb eines Sektors zusammen löscher sind. Zum Beispiel kann jeder Sektor 512 Byte (d.h. 512x8 Zellen) für den Benutzer verfügbar haben, und ein Chip kann 1024 Sektoren haben. Jeder Sektor ist individuell adressierbar und kann gewählt werden, beispielsweise Sektoren 211, 213, 215, 217 bei einem Löschen mehrfacher Sektoren. Wie in Fig. 2 dargestellt, können die ausgewählten Sektoren auf ein einziges EEPROM-Chip begrenzt oder unter verschiedenen Chips in einem System verteilt sein. Die Sektoren, die ausgewählt wurden, werden alle gemeinsam gelöscht. Diese Fähigkeit erlaubt es dem Speicher und dem System der vorliegenden Erfindung, viel schneller zu arbeiten als die bekannten Architekturen.

38

40

Fig. 3A stellt eine Blockdiagrammschaltung 220 für ein Flash-EEPROM-Chip (beispielsweise dem Chip 201 der Fig. 2) dar, wobei einer oder mehrere Sektoren, wie 211, 213 zum Löschen ausgewählt (oder entwählt) sind. Im wesentlichen wird jeder Sektor, wie 211, 213 durch Setzen des Status eines den entsprechenden Sektoren zugeordneten Löschartivierregisters, wie 221, 223 ausgewählt oder identifiziert. Der Wahl- und anschließende Löschartvorgang erfolgt unter der Kontrolle des Controllers 31 (siehe Fig. 2). Die Schaltung 220 steht über Leitungen 209 mit dem Controller 31 in Verbindung. Befehlsinformationen von dem Controller werden in der Schaltung 220 von einem Befehlsregister 225 über eine serielle Schnittstelle 227 eingefangen. Sie werden dann von einem Befehlsdekodierer 229 dekodiert, der verschiedene Steuersignale ausgibt. Ähnlich wird Adresseninformation von einem Adressenregister 231 eingefangen und dann von einem Adressendekodierer 233 dekodiert.

Um zum Beispiel den Sektor 211 für das Löschen zu wählen, sendet der Controller die Adresse des Sektors 211 an die Schaltung 220. Die Adresse wird in der Leitung 235 dekodiert und in Kombination mit einem Löschartivier-Setzsignal im Bus 237 benutzt, um einen Ausgang 239 des Registers 221 auf HOCH zu setzen. Dies aktiviert den Sektor 211 in einer anschließenden Löschartoperation. Ähnlich kann, wenn auch der Sektor 213 gelöscht werden soll, das ihm zugeordnete Register 223 auf HOCH gesetzt werden.

Fig. 3B zeigt die Struktur des Registers, wie 221, 223 mehr im einzelnen. Das Löschartivierregister 221 ist ein SET/ RESET-Signalspeicher. Seine Setzeingabe 241 wird von dem Löschartivier-Setzsignal im Bus 237 erhalten, welches vom Adressendekodieren in der Leitung 235 aufgetastet wird. Ähnlich wird die Rücksetzeingabe 243 von dem durch das Adressendekodieren in der Leitung 235 aufgetasteten Löschartivier-Aufhebesignal im Bus 237 erhalten. Wenn das Löschartivier-Setzsignal oder das Löschartivier-Aufhebesignal an alle Sektoren ausgegeben wird, erhält das Signal auf diese Weise Wirksamkeit nur an dem Sektor, der adressiert wird.

Nachdem alle für das Löschen beabsichtigten Sektoren ausgewählt worden sind, gibt der Controller dann an die Schaltung 220 ebenso wie alle anderen Chips im System einen globalen Löschartbefehl auf der Leitung 251 zusammen mit der hohen Spannung zum Löschen in der Leitung 209. Diese Vorrichtung löscht dann alle ausgewählten Sektoren (d.h. die Sektoren 211 und 213) auf einmal. Zusätzlich zum Löschen der gewünschten Sektoren innerhalb eines Chips erlaubt es die Architektur des vorliegenden Systems, Sektoren über verschiedene Chips hinweg zum gleichzeitigen Löschen auszuwählen.

Fig. 4(1)-4(11) veranschaulichen den im Zusammenhang mit der Schaltung 220 gemäß Fig. 3A benutzten Algorithmus. In Fig. 4(1) verschiebt der Controller die Adresse in die Schaltung 220, welche in der Leitung zum Löschartivierregister dekodiert ist, welches dem zu löschenden Sektor zugeordnet ist. In Fig. 4(2) schiebt der Controller einen Befehl ein, der auf einen Löschartivier-Setzbefehl dekodiert ist, welcher zum Einklinken des Adressendekodiersignals in das Löschartivierregister für den adressierten Sektor benutzt wird. Hierdurch wird der Sektor für späteres Löschen identifiziert. In Fig. 4(3) werden für den Fall, daß mehr Sektoren identifiziert werden sollen, die in bezug auf Fig. 4(1)-4(2) beschriebenen Vorgänge wiederholt, bis alle für das Löschen beabsichtigten Sektoren gekennzeichnet worden sind. Nach dem Markieren

aller zum Löschen vorgesehenen Sektoren wird von dem Controller ein Löscheszyklus ausgelöst, wie in Fig. 4(4) dargestellt.

Optimierte Löschesverwirklichungen sind in den US-Patenten 5 095 344, 5 172 338 und 5 163 021 offenbart worden. Die Offenbarungen dieser Patente werden durch diesen Hinweis hier eingeschlossen. Die Flash-EEPROM-Zellen werden durch Anlegen eines Löschespannungsimpulses gelöscht, worauf ein Lesen folgt, um zu prüfen, ob die Zellen in den "gelöschten" Zustand gelöscht wurden. Wenn nicht, wird weiteres Pulsieren und Verifizieren wiederholt, bis von den Zellen bei der Prüfung festgestellt wird, daß sie gelöscht sind. Durch das Löschen auf diese kontrollierte Weise unterliegen die Zellen keinem Überlöschen, was die Tendenz hat, die EEPROM-Vorrichtung vorzeitig zu altern und außerdem die Zellen schwerer zu programmieren macht.

Während die Gruppe ausgewählter Sektoren den Löscheszyklus durchläuft, erreichen einige Sektoren den "Löschen"-Zustand früher als andere. Ein weiteres wichtiges Merkmal der vorliegenden Erfindung ist die Fähigkeit, jene Sektoren, von denen während der Prüfung festgestellt wurde, daß sie gelöscht sind, aus der Gruppe ausgewählter Sektoren zu entfernen und dadurch zu verhindern, daß sie überlöscht werden.

Zurück zu Fig. 4(4). Nachdem alle für das Löschen beabsichtigten Sektoren markiert worden sind, löst der Controller einen Löscheszyklus aus, um die Gruppe markierter Sektoren zu löschen. In Fig. 4(5) schiebt der Controller in jeden Flash-EEPROM-Chip, der eine Löschung durchführen soll, einen globalen Befehl ein, der "Löschen aktivieren" genannt wird. Hierauf folgt in Fig. 4(5) seitens des Controllers ein Anheben der Löschespannungsleitung (V_e) auf einen spezifizierten Wert während einer spezifizierten Dauer. Der Controller senkt diese Spannung am Ende der Löschesdauerperiode. In Fig. 4(6) unternimmt der Controller dann eine Leseprüffolge an den für das Löschen ausgewählten Sektoren. In Fig. 4(7) werden die in Fig. 4(5)-4(7) dargestellten Sequenzen wiederholt, wenn keiner der Sektoren verifiziert wird. Wenn für einen oder mehr Sektoren bei der Prüfung festgestellt wird, daß sie gelöscht sind, werden sie in Fig. 4(8) und 3(9) aus der Folge herausgenommen. Dies wird unter gleichzeitigem Hinweis auf die Fig. 3A dadurch erreicht, daß der Controller jeden der verifizierten Sektoren adressiert und die zugehörigen Löschesaktivierregister mit einem Löschesaufhebebefehl im Bus 237 auf TIEF zurücksetzt. Die in den Fig. 4(5)-4(10) dargestellten Folgen werden wiederholt, bis in Fig. 4(11) für alle Sektoren in der Gruppe festgestellt wird, daß sie gelöscht sind. Bei Beendigung des Löscheszyklus schiebt der Controller einen NOP-Befehl (No Operation) ein, und der globale Löschesaktivierbefehl wird als Schutz vor falscher Löschung zurückgezogen.

Die Fähigkeit auszuwählen, welche Sektoren zu löschen sind und welche nicht ist ebenso vorteilhaft wie, an welchen mit dem Löschen aufzuhören. Es erlaubt es, Sektoren, die vor den langsameren gelöschten Sektoren gelöscht haben, aus der Löschessequenz zu entfernen, so daß keine weitere Beanspruchung der Vorrichtung geschieht. Dies erhöht die Zuverlässigkeit des Systems. Zusätzlicher Vorteil liegt darin, daß ein Sektor, wenn er schlecht ist oder aus irgendeinem Grund nicht benutzt werden soll, übersprungen werden kann, ohne daß innerhalb dieses Sektors eine Löschung erfolgt. Wenn zum Beispiel ein Sektor fehlerhaft ist und Kurzschlüsse

enthält, kann er viel Leistung verbrauchen. Ein bemerkenswerter Systemvorteil wird durch die gegenwärtige Erfindung gewonnen, die es erlaubt, ihn bei Löschzyklen zu überspringen, so daß die zum Löschen des Chips erforderliche Leistung stark verringert werden kann.

- 5 Eine weitere Erwägung bei dem Verfügen über die Fähigkeit, die innerhalb einer Vorrichtung zu löschenden Sektoren auszusuchen, liegt in der Stromersparnis für das System. Die Flexibilität der Löschkonfiguration der vorliegenden Erfindung ermöglicht die Anpassung der Löschbedürfnisse an das Leistungsvermögen des Systems. Dies kann dadurch geschehen, daß die zu löschenden Systeme mittels Software auf einer festen Basis zwischen unterschiedlichen Systemen unterschiedlich konfiguriert werden. Sie erlaubt es dem Controller auch, das Ausmaß der vorgenommenen Löschung dadurch adaptiv zu ändern, daß der Spannungspegel in einem System, beispielsweise einem Laptopcomputer überwacht wird.

- 18 Ein zusätzliches Leistungsvermögen des Systems in der vorliegenden Erfindung ist die Fähigkeit, einen Rücksetzbefehl an ein Flash-EEPROM-Chip auszugeben, welches alle Löschaktivierungs-Zwischenspeicher aufhebt und verhindert, daß irgendwelche weiteren Löschzyklen stattfinden. Dies ist in den Fig. 3A und 3B anhand des Rücksetzsignals in der Leitung 261 dargestellt. Dadurch, daß dies global an allen Chips vorgenommen wird, wird weniger Zeit verbraucht, um alle Löschaktivierungsregister zurückzustellen.

- 20 Ein zusätzliches Leistungsvermögen besteht in der Fähigkeit, Löschvorgänge ohne Berücksichtigung der Chipauswahl vorzunehmen. Sobald mit dem Löschen in einigen der Speicherchips begonnen wurde, kann der Controller im System auf andere Speicherchips Zugriff nehmen und an ihnen Lese- und Schreiboperationen vornehmen. Ferner kann die Vorrichtung oder die Vorrichtungen, die die Löschung durchführen, ausgewählt werden und mit einer Adresse für den nächsten Befehl im Anschluß an das Löschen geladen werden.

- 30 Die verschiedenen, hier beschriebenen Ausführungsbeispiele der vorliegenden Erfindung wirken in einem System einer Flash-EEPROM-Speichermatrix zusammen und machen den Flash-EEPROM-Speicher zu einer lebensfähigen Alternative für herkömmliche, nichtflüchtige Massenspeichervorrichtungen.

- 35 Während die hier beschriebenen Ausführungsbeispiele der vorliegenden Erfindung die bevorzugte Verwirklichung darstellen, ist dem Fachmann verständlich, daß auch Abwandlungen derselben möglich sein können. Deshalb steht der Erfindung der Schutz innerhalb des vollen Umfangs der beigefügten Ansprüche zu.

EP 0 392 895

PATENTANSPRÜCHE

5

1. Flash-EEPROM-System (29) umfassend:

einen integrierten Schaltkreischip (201, 203, 205) mit einem Feld von Flash-EEPROM-Zellen, die in eine Vielzahl von Sektoren (211, 213) unterteilt sind, wobei jeder Sektor zum

10 Löschen adressierbar ist derart, daß alle in ihm enthaltenen Zellen gleichzeitig löscher sind, gekennzeichnet durch Mittel zur Auswahl (31, 220) einer Vielzahl von Sektoren auf dem Chip für eine Löschoption, und

Mittel zum gleichzeitigen Durchführen der Löschoption (209, 239) für die Vielzahl ausgewählter Sektoren.

15

2. Flash-EEPROM-System (29) umfassend eine Vielzahl integrierter Schaltkreischips (201, 203, 205), jedes von der Art wie im Anspruch 1 angegeben.

3. Flash-EEPROM-System (29) nach Anspruch 2, umfassend Mittel, die in der Lage sind, Lese- oder Schreiboperationen an Chips auszuführen, die durch ein Chip-Wählsignal (49, 51, 53) in Bereitschaft versetzt wurden, während die Löschoption auf Chips ohne Berücksichtigung des Chip-Wählsignals ausgeführt wird.

20

4. Flash-EEPROM-System (29) nach Anspruch 2, bei dem die Löschoption für die Vielzahl von zur Löschoption (221, 239) ausgewählten Sektoren ausgeführt werden kann, während Lese-, Schreib- oder andere Operationen an irgendeiner anderen Vorrichtung, die nicht für die Löschoption (221, 239) ausgewählt ist, ausgeführt werden können.

25

5. Flash-EEPROM-System (29) nach Anspruch 1 oder 2 ferner umfassend:

30 Mittel (31, 221, 239) zur individuellen Entfernung irgendeines oder einer Kombination von Sektoren von der Vielzahl ausgewählter Sektoren derart, daß die entfernten Sektoren vor weiterem Löschen während der Löschoption geschützt sind.

30

6. Flash-EEPROM-System (29) nach Anspruch 1 oder 2, ferner umfassend Mittel (221, 261) zur gleichzeitigen Aufhebung des Auswahlzustands aller Sektoren.

35

7. Flash-EEPROM-System (29) nach Anspruch 1 oder 2, bei dem die Auswahlmittel ferner umfassen:

40 ein jedem Sektor zugeordnetes individuelles Register (221) zum Halten eines Status zur Anzeige, ob der Sektor ausgewählt ist oder nicht.

8. Flash-EEPROM-System (29) nach Anspruch 7, bei dem die gleichzeitig löschernden Mittel auf den Status (239) in jedem der individuellen Register (221) ansprechen derart, daß nur die ausgewählten Sektoren in die Löschoption einbezogen werden.

9. Flash-EEPROM-System (29) nach Anspruch 7, bei dem irgendeines oder eine Kombination der individuellen Register, die einen Auswähl-Status anzeigen, einzeln zu einem Nichtauswähl-Status rücksetzbar (221, 237) ist.

5

10. Flash-EEPROM-System (29) nach Anspruch 7, bei dem alle individuellen Register gleichzeitig zu einem Status rücksetzbar (221, 261) sind, der anzeigt, daß die zugeordneten Sektoren nicht ausgewählt sind.

10

FIG. 1a

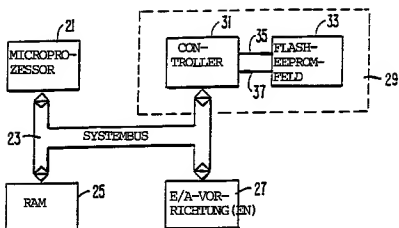


FIG. 1b

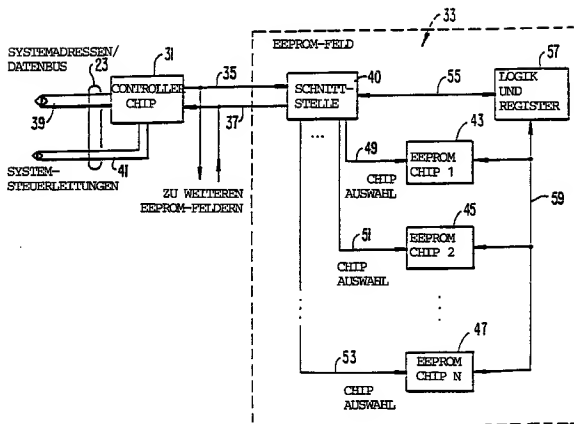


FIG. 2

FIG. 3b

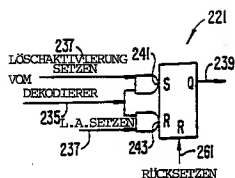
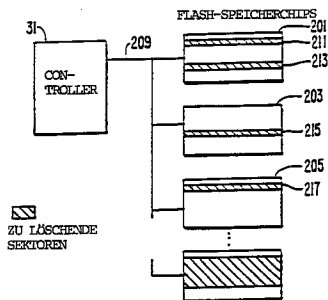


FIG. 3a

